

## ESD test circuits voor elektronische componenten (6)

*In het kader van ESD-veilig werken publiceert EMC-ESD Praktijk een reeks artikelen van de hand van ESD-consultant Jeroen Kaak. Hij is onder meer betrokken bij de implementatie van het ESD-programma bij ASML.*

Ing. Jeroen Kaak, projectmanager InterFour

De meeste schade ten gevolge van ESD vindt plaats op geïntegreerde circuits (IC's). Halbleiderfabrikanten zorgen er voor dat er afdoende ESD-bescherming in de component zelf komt te zitten, maar omdat de chip-designs steeds kleiner worden (met spoorbreedten van 150 nm) en sneller moeten werken, zal dit nadelig zijn voor de mate van bescherming tegen ESD. Sommige componenten lopen al schade op vanaf 20 V!

Een IC bestaat uit meer diodes en transistoren dan in eerste instantie nodig is om normaal te functioneren. Deze additionele componenten, zoals clamping diodes op de in- en uitgangen van het circuit, zijn nodig om het component tegen bepaalde omstandigheden (lijnreflecties, onder- en overshoot) te beschermen. Ook beschermen deze componenten het circuit tegen elektrostatiche ontladingen (ESD).

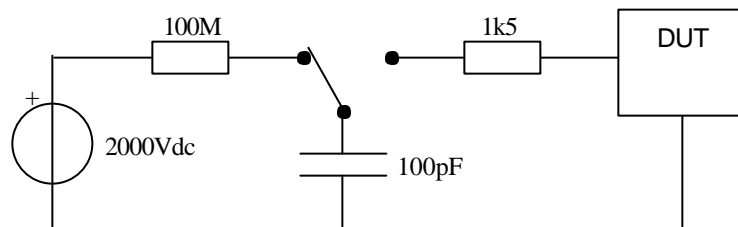
### Elektrostatiche ontladingen

Elektrostatiche lading ontstaat onder meer door de wrijving tussen twee materialen. Als deze materialen van elkaar worden gescheiden, ontstaat er aan beide kanten een tegengestelde lading. Dit is in de dagelijkse praktijk een welbekend fenomeen: het lopen over een tapijt veroorzaakt een lading op zowel de schoenzool als op het tapijt. Dit effect wordt het tribo-elektrisch effect genoemd. Als nu een geleidend (metaal) object wordt aangeraakt zal de lading die op het lichaam is ontstaan zeer snel ontladen en deze energie wordt voornamelijk omgezet in warmte. Deze energie kan schade veroorzaken op elektronische circuits.

Hoewel de halbleiderfabrikanten bescherming tegen ESD inbouwen is dit onder bepaalde omstandigheden niet altijd effectief. Om de ESD-bescherming van IC's te testen zijn er verschillende testmethodes ontworpen die de fabrikant meer inzicht geeft onder welke omstandigheid het circuit last heeft van ESD. Deze testmethodes worden hierna toegelicht.

### Human Body Model (HBM)

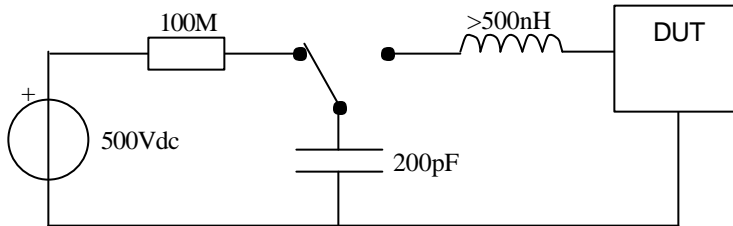
Het HBM is beschreven in de MIL-STD-883B standaard. De test is een simulatie van een elektrostatiche ontlading van het menselijk lichaam op een elektronisch component. Het testcircuit bestaat uit een condensator (100 pF) die een lading van 2000 V ontladst via een weerstand (1,5 k $\Omega$ ) op de te testen component (= DUT, Device Under Test). De capaciteit en de weerstand zijn de elektronische vervanging van de mens.



Figuur 1. Human Body Model testcircuit

### Machine Model (MM)

Het MM simuleert een ontlading tussen een machine en een elektronisch component. De behuizing van apparatuur bestaat meestal uit metaal en/of kunststof. Als deze behuizing in beweging wordt gebracht kan daarop een elektrostatiche lading ontstaan en een ontlading veroorzaken. Het testcircuit dat dit simuleert bestaat uit een condensator (200 pF) die wordt ontladen via een spoel (>500 nH). De spoel (zonder serieweerstand) en de condensator zijn de elektronische vervanging van de behuizing van een willekeurig apparaat. De ontlading is in het geval van het MM 500 V.



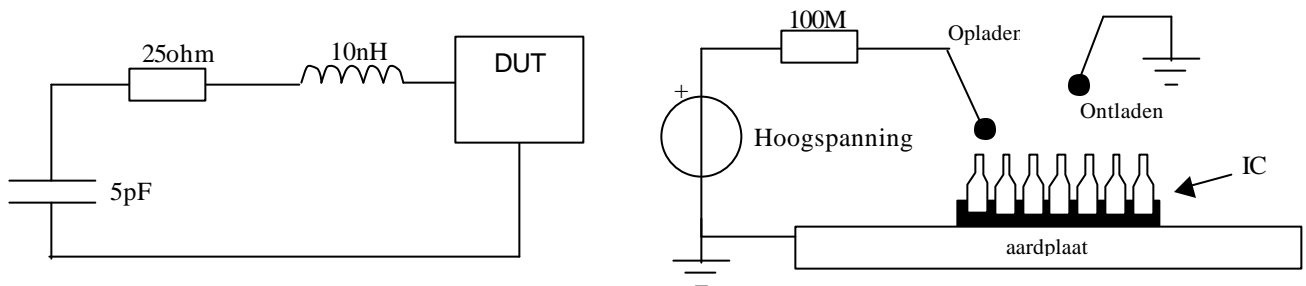
Figuur 2. Machine Model testcircuit

Als vuistregel geldt dat componenten die een ontlading van 2000 V overleven via het HBM, ook bestand zijn tegen een ontlading van 200 V volgens het MM.

### Charged Device Model (CDM)

Ook tijdens het produceren van elektronische circuits (PCB's) kunnen elektrostatiche ladingen (die tijdens dit proces ontstaan) de oorzaak zijn dat componenten uitvallen. Een intensieve studie heeft aangetoond dat vooral het vaak opladen en ontladen tijdens dit proces ESD-schade veroorzaken. Het opladen ontstaat als het IC tijdens het proces langs plastic rails glijdt en zich weer kan ontladen als de IC op het PCB wordt aangebracht. Ook tijdens het testen, verpakken en transporteren van deze boards ontstaan gevaren voor deze vorm van ESD. Omdat de IC-behuizing relatief klein is, is de eigen capaciteit tussen chip en IC-behuizing en de inductie van de aansluitdraden zeer klein (5 pF en 10 nH). Het testcircuit brengt een hoogspanning aan op de chipbehuizing en via een gearde probe wordt deze spanning via de aansluitdraden van het IC ontladen naar aarde.

Het vervangingschema ziet er als volgt uit:



Figuur 3. Charged Device Model testcircuit

Er is geen relatie tussen de HBM/MM en het CDM wat betreft de garantie van bescherming tegen ESD. Componenten die bestand zijn tegen ontladingen via CDM van 1000 V zullen geen ESD-schade oplopen tijdens de productie van PCB's. Echter een succesvolle CDM- test is geen garantie voor het welslagen van de HBM- of MM-test.

## **Referentie**

[1] Application Report SLYA014A Latch-Up, ESD and other Phenomena, Eilhard Haselhoff, Texas Instruments, mei 2000